

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- ✓ BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

Docket No.: 60188-824

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of : Customer Number: 20277
Hisashi NAKAYAMA, et al. : Confirmation Number:
Serial No.: : Group Art Unit:
Filed: March 25, 2004 : Examiner: Unknown
For: SEMICONDUCTOR DEVICE AND METHOD FOR FABRICATING THE SAME

CLAIM OF PRIORITY AND
TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT

Mail Stop CPD
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

In accordance with the provisions of 35 U.S.C. 119, Applicants hereby claim the priority of:

Japanese Patent Application No. 2003-082422, filed March 25, 2003

cited in the Declaration of the present application. A certified copy is submitted herewith.

Respectfully submitted,

MCDERMOTT, WILL & EMERY



Ramyar M. Farid

Registration No. 46,692

600 13th Street, N.W.
Washington, DC 20005-3096
(202) 756-8000 RMF:tib
Facsimile: (202) 756-8087
Date: March 25, 2004

60188-824
NAKAYAMA, et al.
March 25, 2004

日本国特許庁
JAPAN PATENT OFFICE

McDermott, Will & Emery

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年月日 Date of Application: 2003年 3月25日

出願番号 Application Number: 特願 2003-082422

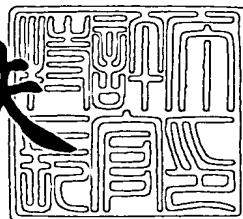
[ST. 10/C]: [JP 2003-082422]

出願人 Applicant(s): 松下電器産業株式会社

2004年 3月 2日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



【書類名】 特許願
【整理番号】 2925040110
【提出日】 平成15年 3月25日
【あて先】 特許庁長官殿
【国際特許分類】 H01L 29/778
【発明者】
【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内
【氏名】 中山 久志
【発明者】
【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内
【氏名】 上田 哲三
【発明者】
【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内
【氏名】 油利 正昭
【特許出願人】
【識別番号】 000005821
【氏名又は名称】 松下電器産業株式会社
【代理人】
【識別番号】 100097445
【弁理士】
【氏名又は名称】 岩橋 文雄
【選任した代理人】
【識別番号】 100103355
【弁理士】
【氏名又は名称】 坂口 智康

【選任した代理人】**【識別番号】** 100109667**【弁理士】****【氏名又は名称】** 内藤 浩樹**【手数料の表示】****【予納台帳番号】** 011305**【納付金額】** 21,000円**【提出物件の目録】****【物件名】** 明細書 1**【物件名】** 図面 1**【物件名】** 要約書 1**【包括委任状番号】** 9809938

【書類名】 明細書

【発明の名称】 窒化物半導体装置及びその製造方法

【特許請求の範囲】

【請求項 1】 基板と、前記基板の上に形成された窒化物半導体層と、前記窒化物半導体層の上部に形成された水蒸気酸化層と、前記水蒸気酸化層の上に形成された窒化物半導体の能動層とを有することを特徴とする窒化物半導体装置。

【請求項 2】 基板と、前記基板の上に形成された窒化物半導体層と、前記窒化物半導体層が有する欠陥の近傍に形成された酸化層と、前記酸化層の上に形成された窒化物半導体の能動層とを有することを特徴とする窒化物半導体装置。

【請求項 3】 前記窒化物半導体層と、前記酸化層とが交互に複数層形成され、前記基板より離れるに従って前記窒化物半導体層の欠陥密度が減少することを特徴とする請求項 2 記載の窒化物半導体装置。

【請求項 4】 前記能動層の近傍に窒化物半導体の酸化層を有することを特徴とする、請求項 1 または 2 記載の窒化物半導体装置。

【請求項 5】 前記酸化層は、前記能動層を挟んで形成され、かつ前記能動層に対する電流ブロック層であることを特徴とする請求項 4 記載の窒化物半導体装置。

【請求項 6】 前記酸化層は、電界効果トランジスタのゲート酸化層であることを特徴とする請求項 4 記載の窒化物半導体装置。

【請求項 7】 前記基板は、サファイア、スピネル、GaN、Si、SiC または GaN のいずれかが用いられるることを特徴とする請求項 1 または 2 記載の窒化物半導体装置。

【請求項 8】 窒化物半導体よりなる基板と、前記基板の上部に形成された水蒸気酸化層と、前記水蒸気酸化層の上に形成された窒化物半導体の能動層とを有することを特徴とする窒化物半導体装置。

【請求項 9】 前記能動層は、半導体レーザ装置の活性層または電界効果トランジスタのチャンネル層であることを特徴とする請求項 1、2 または 8 記載の窒化物半導体装置。

【請求項 10】 窒化物半導体層の表面の欠陥領域の近傍を、水蒸気を含む雰

囲気にて酸化する工程を有することを特徴とする窒化物半導体装置の製造方法。

【請求項 1 1】 前記水蒸気を含む雰囲気にて酸化する工程の後に、前記酸化によって形成される酸化層の上に能動層を含む窒化物半導体層を形成することを特徴とする請求項 1 0 記載の窒化物半導体装置の製造方法。

【請求項 1 2】 前記窒化物半導体層の欠陥近傍における前記酸化層の膜厚が、前記欠陥の周辺の酸化層の膜厚よりも大きいことを特徴とする請求項 1 1 記載の窒化物半導体装置の製造方法。

【請求項 1 3】 前記酸化する工程の後に窒化物半導体層を形成する工程をさらに有し、前記酸化する工程と前記窒化物半導体層を形成する工程とを交互に繰り返すことを特徴とする請求項 1 0 または 1 1 記載の窒化物半導体装置の製造方法。

【請求項 1 4】 前記能動層を含む窒化物半導体層の、前記能動層の近傍に前記窒化物半導体層が酸化してなる酸化層をストライプ状に形成することを特徴とする請求項 1 1 記載の窒化物半導体装置の製造方法。

【請求項 1 5】 前記能動層を含む窒化物半導体層の表面に、前記能動層を挟むように窒化物半導体が酸化してなる酸化層が形成されていることを特徴とする請求項 1 1 記載の窒化物半導体装置の製造方法。

【請求項 1 6】 前記酸化する工程に続いて、前記酸化によって形成される酸化層の一部を、活性ガス雰囲気中での熱処理にて除去する工程を有することを特徴とする請求項 1 0 または 1 1 記載の窒化物半導体装置の製造方法。

【請求項 1 7】 前記活性ガス雰囲気がアンモニア雰囲气であることを特徴とする請求項 1 6 記載の窒化物半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、青色発光ダイオードや青紫色レーザ、高速トランジスタ等に用いられる窒化物半導体装置及びその製造方法に関するものである。

【0002】

【従来の技術】

III族窒化物半導体（以下、単に窒化物半導体という）は、バンドギャップがGaNで3.4eV(室温)と非常に大きなワイドバンドギャップ半導体であることから、青色から紫外にわたる広範囲で可視域発光が実現できる材料として期待されている。また高電界にて大きな電子速度をもつことから高温動作・高出力トランジスタ材料としても期待されている。これまで、一般に窒化物半導体の成長温度が高いことと、かつ格子整合する基板材料がないことから、良好な結晶が得られなかつた。ところがサファイア基板上に低温バッファ層を介して窒化物半導体を気相金属エピタキシャル(Metalorganic Chemical Vapor Deposition、以下MOCVDという)成長する技術が開発されて以降、結晶性が改善され発光ダイオードや半導体レーザが商品化されるに至つた。一般にサファイア上に形成したGaN結晶中には $1 \times 10^9 \text{ cm}^{-2}$ 程度の格子欠陥（以下、単に欠陥という）が存在し、これが発光素子や電子デバイスの特性や信頼性を損なう原因となつたため、この課題を解決すべく開発されたのが横方向成長(Epitaxial Lateral Overgrowth、以下ELOという)を用いた低欠陥化技術である。例えばSiO₂膜などのマスク上にGaNを横方向成長させることで結晶欠陥密度が $1 \times 10^7 \text{ cm}^{-2}$ 台にまで低減できる。

【0003】

ここで、前述のELO技術を用いた、従来の窒化物半導体レーザ構造について図12を用いて説明する。本従来例の内容は、例えば（非特許文献1）に記載されている。サファイア基板1201上に、GaNバッファ層1202を介してGaN層1203が形成されている。その上に、厚さ100nmのSiO₂膜1204がストライプ上にパターニングにより形成されている。その上に、MOCVDによってELO成長することにより、SiO₂膜1204上に欠陥密度の低いGaN層1205が形成される。SiO₂膜1204上の低欠陥領域上にレーザ構造が形成されている。すなわち、それぞれ窒化物半導体よりなるn型クラッド層1206、活性層1207、p型クラッド層1208、p型コンタクト層1210が形成され、p型クラッド層1208の上に例えばSiO₂よりなる絶縁膜1209が形成されている。p型コンタクト層1210の上には絶縁膜1209の開口部を介してp型電極1211が形成され、p型電極1211の上に、さら

に電極パッド1212が形成されている。また、n型クラッド層1206の上には電極金属1213が形成されている。なお、図12において、下地GaN層1203、GaN層1205、以下に説明するn型GaNクラッド層1206等の層内に伸びる縦線は、いわゆる欠陥であるが、煩雑さを避けるため欠陥については記号を付さないことにする。

【0004】

また、上記低欠陥化に加えて、窒化物半導体デバイスの高性能化という意味で注目されているのがGaN表面の選択酸化技術である。例えばSi薄膜などをマスク材料とし酸素雰囲気中で熱処理することによりGaN表面が酸化され、続いてマスク材料を除去する。GaN表面に電界効果トランジスタを作製した場合には前記酸化膜によりデバイスの素子分離及びデバイスの高耐圧化が可能となる。このような応用は、例えば（特許文献1）に示されている。このような酸化技術は半導体レーザの電流狭窄などにも適用可能であり、幅広い応用が期待される。

【0005】

【非特許文献1】

O.H.Nam et. al., Applied Physics Letters 71 (1997) p.2638.

【特許文献1】

特開2001-26755号公報

【0006】

【発明が解決しようとする課題】

しかしながら、上記従来の低欠陥化技術においては、窒化物半導体レーザは5 μm 程度のマスク上低欠陥領域に導波路構造（例えば幅2 μm ）を形成する必要がありマスク合わせが困難であった。低欠陥領域を大きくするためには再成長膜厚を大きくする必要があり、この場合は熱膨張係数の差によりGaN層にクラックが入るという課題があった。その結果、例えば半導体レーザでは特性の再現性が悪い、歩留まりが低いといった課題があった。さらに低欠陥化をする目的で、前記SiO₂マスク形成を複数回行うことも行われるが、フォトリソグラフィ工程によりデバイス作製が高コストになるという課題もあった。

【0007】

また、従来技術におけるGaNの選択酸化技術では表面が荒れており、酸化に続く工程で、例えばフォトリソグラフィ工程が再現性良く行えない、例えばその上に配線金属を形成した場合には断線の恐れがあるなどの課題があった。例えば酸化膜を金属酸化膜（Metal Oxide Semiconductor、以下MOSという）半導体電界効果トランジスタに適用した場合にはゲート酸化膜厚が電極下でばらつき、特性の再現性が悪いといった課題があった。

【0008】

上記課題に鑑み、本願発明は、例えばSiO₂マスク形成などフォトリソグラフィ工程を必要とせずに低欠陥化できる窒化物半導体装置及びその製造方法を提供することを目的とする。

【0009】

また、本願発明は、窒化物半導体層の表面に平坦な酸化層を形成し、続いて形成するデバイス特性の再現性向上を実現することを目的とする。

【0010】

【課題を解決するための手段】

上記課題を解決するために本発明の窒化物半導体装置は、基板と、前記基板の上に形成された窒化物半導体層と、前記窒化物半導体層の上部に形成された水蒸気酸化層と、前記水蒸気酸化層の上に形成された窒化物半導体の能動層とを有するものである。

【0011】

この構成により、窒化物半導体層の上部に水蒸気酸化層が形成されているので、酸化層を設けるためのマスク形成やマスク上の低欠陥領域にマスク合わせする必要がなくなる。また、水蒸気酸化層を用いているので、平坦な酸化層となってその上に形成されるデバイスの特性を向上させることができる。

【0012】

本発明の窒化物半導体装置は、基板と、前記基板の上に形成された窒化物半導体層と、前記窒化物半導体層が有する欠陥の近傍に形成された酸化層と、前記酸化層の上に形成された窒化物半導体の能動層とを有するものである。

【0013】

この構成により、窒化物半導体層が有する、表面にランダムに生じる欠陥の近傍に酸化層が形成されているので、酸化層がランダムに形成されることになり、結果として酸化層を設けるためのマスク形成やマスク上の低欠陥領域にマスク合わせする必要がなくなり、低結晶欠陥領域に容易に能動層を形成することができる。

【0014】

本発明の窒化物半導体装置は、さらに窒化物半導体層と、酸化層とが交互に複数層形成され、基板より離れるに従って窒化物半導体層の欠陥密度が減少することが好ましい。この好ましい構成によれば、能動層における欠陥密度をさらに低減することができる。

【0015】

本発明の窒化物半導体装置は、さらに能動層の近傍に窒化物半導体の酸化層を有することが好ましい。この好ましい構成によれば、より欠陥密度の小さくなつた窒化物半導体に対して酸化層を設けるので、より平坦性に優れた酸化層を有する窒化物半導体装置を得ることができる。

【0016】

本発明の窒化物半導体装置は、さらに酸化層は、能動層を挟んで形成され、かつ能動層に対する電流ブロック層であることが好ましい。

【0017】

本発明の窒化物半導体装置は、さらに酸化層は、電界効果トランジスタのゲート酸化層であることが好ましい。

【0018】

本発明の窒化物半導体装置は、さらにサファイア、スピネル、GaN、Si、SiCまたはGaNのいずれかが用いられることが好ましい。

【0019】

本発明の窒化物半導体装置は、窒化物半導体よりなる基板と、前記基板の上部に形成された水蒸気酸化層と、前記水蒸気酸化層の上に形成された窒化物半導体の能動層とを有するものである。

【0020】

この構成により、窒化物半導体よりなる基板はさらに欠陥密度が小さいので、より欠陥密度の小さくなつた窒化物半導体に対して酸化層を設けることで、より平坦性に優れた酸化層を有する窒化物半導体装置を得ることができる。

【0021】

本発明の窒化物半導体装置は、さらに能動層は、半導体レーザ装置の活性層または電界効果トランジスタのチャンネル層であることが好ましい。

【0022】

本発明の窒化物半導体装置の製造方法は、窒化物半導体層の表面の欠陥領域の近傍を、水蒸気を含む雰囲気にて酸化する工程を有するものである。

【0023】

この構成により、窒化物半導体層の表面の欠陥領域の近傍を水蒸気を含む雰囲気にて酸化するので、窒化物半導体層にできる酸化層の表面を平坦にできる。

【0024】

本発明の窒化物半導体装置の製造方法は、さらに水蒸気を含む雰囲気にて酸化する工程の後に、酸化によって形成される酸化層の上に能動層を含む窒化物半導体層を形成することが好ましい。この好ましい構成によれば、表面が平坦化された酸化層の上に能動層を含む窒化物半導体層を形成するので、能動層の欠陥密度を低減でき、結果として窒化物半導体装置の特性を向上させることができる。また、酸化膜が、選択成長マスクの役割をし、その上に形成される窒化物半導体層に対し、欠陥が伝播するのを防止することができる。

【0025】

本発明の窒化物半導体装置の製造方法は、さらに窒化物半導体層の欠陥近傍における酸化層の膜厚が、欠陥の周辺の酸化層の膜厚よりも大きいことが好ましい。この好ましい構成によれば、欠陥の周辺における酸化膜が選択成長マスクの役割をより果たすので、その上に形成される窒化物半導体層に対し欠陥が伝播するのをよりいっそう防止することができる。

【0026】

本発明の窒化物半導体装置の製造方法は、さらに酸化する工程の後に窒化物半導体層を形成する工程をさらに有し、前記酸化する工程と前記窒化物半導体層を

形成する工程とを交互に繰り返すことが好ましい。この好ましい構成によれば、窒化物半導体層の欠陥密度を、窒化物半導体層の形成回数とともに減少させることができるので、その上に形成される能動層の欠陥密度をよりいっそう低減でき、結果として窒化物半導体装置の特性をよりいっそう向上させることができる。

【0027】

本発明の窒化物半導体装置の製造方法は、さらに能動層を含む窒化物半導体層の、能動層の近傍に窒化物半導体層が酸化してなる酸化層をストライプ状に形成することが好ましい。

【0028】

本発明の窒化物半導体装置の製造方法は、さらに能動層を含む窒化物半導体層の表面に、能動層を挟むように窒化物半導体が酸化してなる酸化層が形成されていることが好ましい。

【0029】

本発明の窒化物半導体装置の製造方法は、さらに酸化する工程に続いて、酸化によって形成される酸化層の一部を、活性ガス雰囲気中の熱処理にて除去する工程を有することが好ましい。

【0030】

本発明の窒化物半導体装置の製造方法は、さらに活性ガス雰囲気がアンモニア雰囲気であることが好ましい。

【0031】

【発明の実施の形態】

本発明の実施の形態における窒化物半導体装置およびその製造方法について、図面を用いて以下に説明する。なお、断面図については煩雑さを避けるため、一部にのみハッチングを施している。

【0032】

(第1の実施形態)

本発明に係る第1の実施形態における窒化物半導体装置の一例、すなわち半導体レーザ装置の断面図を図1に示す。

【0033】

図1において、サファイア基板101上に、MOCVD法で低温成長したGaNバッファ層102を介して下地GaN層103が形成されている。下地GaN層103の欠陥密度は、 10^8 cm^{-2} 以上である。下地GaN層103上には、酸化層104が形成されている。酸化層104の上部に、MOCVDによって再成長したGaN層105が形成されている。ここで、GaN層105の欠陥密度は、 $3 \times 10^6 \text{ cm}^{-2}$ 程度であった。なお、図1において、下地GaN層103、GaN層105、以下に説明するn型GaNクラッド層106等の層内に伸びる縦線は、いわゆる欠陥（格子欠陥）Aであるが、煩雑さを避けるため欠陥について一部にのみ記号を付することにする。また、以下の図面において煩雑さを避けるため、欠陥については記号を省略する。

【0034】

ここで酸化層104の厚さは、下地GaN層103の欠陥部上において厚く、欠陥部以外の部分では薄いものである。

【0035】

GaN層105の上には、Siをドープしたn型GaNクラッド層106、AlGaN、GaNおよびInGaNの多層膜からなる活性層107、Mgをドープしたp型GaNクラッド層108、幅 $1 \sim 2 \mu\text{m}$ のp型GaNコンタクト層110、厚さ300nmのSiO₂膜からなる絶縁膜109が形成されている。n型GaNクラッド層106の上にはオーミック性を有するn型電極113が形成されており、p型GaNクラッド層108の上にはオーミック性を有するp型電極111およびp型パッド112が形成されており半導体レーザ構造を成している。

【0036】

この構成によれば、サファイア基板101上の全面に低欠陥のGaNが得られるため、活性層107を含むストライプ構造を、低欠陥領域とちょうど一致するように合わせる必要がなく容易に半導体レーザを形成することができる。

【0037】

本実施形態における半導体レーザの装置の製造方法について、図2を用いて説明する。

【0038】

まず、サファイア基板101上にMOCVD法を用いて厚さ40nmのGaNバッファ層102を成長し続けて、厚さ0.2μmのGaN層103を形成する（図2（a））。

【0039】

次に、窒素と水蒸気の雰囲気中にて酸化温度1000℃まで昇温し90分間、保持することで酸化層104を形成する。このときの欠陥が表面に達していない部分の酸化層の厚さは約45nmであり、欠陥部分の酸化膜の厚さは欠陥が表面に達していない部分に比べて厚く、約250nmである（図2（b））。

【0040】

次に酸化層104の一部を、例えば、NH₃やHClなどの活性ガス中で例えば900℃で加熱し、酸化層104の一部を除去し、下地GaN層103を開口する。

【0041】

次に、MOCVD法を用いてGaN層105を、厚さ1μm成長する。酸化層104の厚さが厚い部分上には、GaN層は成長せず酸化膜が薄い部分、または、下地のGaN層103が露出した部分から成長し、酸化層104を覆うように横方向に成長する（図2（c））。

【0042】

次に、GaN層105の上に、Siをドープしたn型GaNクラッド層106、AlGaN、GaNおよびInGaNの多層膜からなる活性層107、Mgをドープしたp型GaNクラッド層108、幅1～2μmのp型GaNコンタクト層110、厚さ300nmのSiO₂膜からなる絶縁膜109を形成する。n型GaNクラッド層106の上にはオーム性を有するn型電極113を形成し、p型GaNクラッド層108の上にはオーム性を有するp型電極111およびp型パッド112を形成して半導体レーザ構造を製造する（図2（d））。

【0043】

この構成によれば、GaN層105において欠陥密度が全面均一であることから、下地のサファイア基板101とのマスク合わせの必要をなくすことができ、

プロセスを容易にできる。

【0044】

ここで、水蒸気酸化を行う装置の一例について、その断面図を図3に示す。フラスコ301の内部には、超純水が入っており、ヒータ302によって加熱されている。窒素ライン303から窒素をバブリングすることにより、窒素と水蒸気の混合気体を酸化炉304に供給することができる。試料を酸化炉304に導入し、1000℃まで加熱処理することによって図1または図2に示す酸化層104を形成できる。

【0045】

ここで、酸素雰囲気で酸化を行った場合と水蒸気酸化を行った場合について比較検討する。

【0046】

図4は、サファイア基板にGaNバッファ層を介して形成したGaN層(GaN)に対し、酸素雰囲気で酸化を行った場合(図4(a))と水蒸気酸化を行った場合(図4(b))のGaN層に関する酸化膜(Ga_2O_3)の断面SEM像(写真、なお、SEMとは走査電子顕微鏡のことである)である。図4(a)については、酸化膜の表面が荒れている。一方、図4(b)については、欠陥が基板表面に達している部分には、酸化膜が厚い領域が存在し、欠陥のない領域は、均一かつ平坦な酸化膜が形成されている。

【0047】

図5は、酸素あるいは水蒸気を用いて900℃で酸化を行った場合の酸化膜の厚さと、表面ラフネスの関係である。酸素を用いた場合には、表面ラフネスは、酸化膜の厚さの増加とともに増大するのに対し、水蒸気を用いた場合の表面ラフネスの増大は小さい。このため、水蒸気を用いた酸化の場合は、均一性に優れた酸化膜が形成できる。そのため、水蒸気酸化を用いた場合において優れた素子特性の実現が可能となる。

【0048】

すなわち、水蒸気酸化を用いて作製されたこのような平坦な酸化膜上にデバイスを形成すれば特性が向上する。例えば、電界効果トランジスタのゲート酸化膜

に適用した場合には、再現性良くトランジスタ特性を得ることが可能となる。さらに前記酸化層をトランジスタの素子分離に適用した場合には前記酸化層上に配線金属を形成した際に断線のない集積回路を作製することが可能となる。

【0049】

なお、上記実施の形態においては酸化層104が部分的に無い場合があつてもよい。この場合、下地GaN層103とGaN層105が接する場合がある。欠陥上の厚い酸化膜部は、隣接する別の欠陥上の厚い酸化膜部と互いに接してひとつの酸化膜領域となる程度に厚く形成されている。その後GaN層105を再成長する。このとき、酸化膜が選択成長マスクの役割をするため、酸化層104上には、成長せず欠陥の無い領域、酸化膜の薄いあるいは酸化膜の無い領域からGaNが成長する。このため、下地GaN層の欠陥密度より低いGaN層が得られる。

【0050】

なお、GaN層105の再成長を行う前に、酸化層104の薄い部分を、例えばNH₃ガス中でエッティング除去してもよい。

【0051】

なお、上記実施形態においては、下地の窒化物半導体にGaN（下地GaN層103）を用いているが、混晶であるAlGaNやInGaNを下地半導体として用いてもよい。すなわち、GaN以外に、Al_xGa_{1-x}N（0≤x≤1）やIn_xGa_{1-x}N（0≤x≤1）で表されるような混晶を用いても良い。AlGaNの四元混晶を用いても良い。また、酸化層104上に成長する窒化物半導体層についても、Al_xGa_{1-x}N（0≤x≤1）やIn_xGa_{1-x}N（0≤x≤1）で表されるような混晶を用いても良い。このことは、以下に示す変形例および第2の実施形態についても同じである。

【0052】

また酸化してマスクとなりうる別の材料基板を用いても良い。また、再成長する窒化物半導体もAlとの混晶や、Inとの混晶を用いてもよい。

【0053】

また、下地基板としてサファイア基板を例に挙げたが、スピネル基板、GaN

s 基板、 S i 基板や S i C 基板を用いることもできる。 G a A s 基板、 S i 基板や S i C 基板については、導電性を有するものもあるので、そのようなものを用いれば、基板裏面に電極を設けることができる。

【0054】

また、酸化させる窒化物半導体としては、 G a N 以外に A l G a N や I n G a N を用いてもよい。

【0055】

また、酸化層を部分的に除去する工程として N H ₃ や H C l などの活性ガス中で熱処理する方法を一例としてあげたが、酸化層を部分的に除去する方法であれば、活性化ガス中の熱処理の代わりに B C l ₃ ガスなどを用いたドライエッティングや、 K O H を用いたウェットエッティングを用いて除去する工程を用いても良い。また酸化層を研磨によって除去する工程を用いてもよい。

【0056】

次に、上記実施形態に係る窒化物半導体装置の変形例について、以下に説明する。

【0057】

(変形例1)

変形例1における半導体レーザ装置の断面図を図6に示す。この半導体レーザ装置の構成は、基本的には図1に示す半導体レーザ装置と同様であるが、異なる点は G a N 層602を、サファイア基板101上にバッファ層を介さずに直接成長している点である。また、本変形例においては G a N 層602、 G a N 層603および G a N 層605と、水蒸気による酸化層604が交互に形成されており、欠陥密度は、基板から離れる方向に順に減少している。

【0058】

なお、ここで水蒸気による酸化層604を2層用いる例を示したが、多層回交互に繰り返す構造としてもよい。

【0059】

(変形例2)

変形例2における半導体レーザ装置の断面図を図7に示す。この半導体レーザ

装置の構成は、基本的には図1に示す半導体レーザ装置と同様であるが、異なる点はp型GaNコンタクト層110の両側に窒化物の水蒸気酸化によってできる絶縁膜709が形成された点であり、この絶縁膜709は半導体レーザ装置における導波路および電流狭窄層を構成している。

【0060】

(変形例3)

上記変形例2においては、半導体レーザ装置を例にとって説明したが、図8に示すような、ヘテロ電界効果トランジスタ(Hetero Field Effect Transistor、HFET)装置においても活性領域を低欠陥の基板上に形成することにより、低リード電流、高電界動作が可能となる。

【0061】

この図8に示すHFETは、サファイア基板801上に、MOCVD法で低温成長したGaNバッファ層802を介して下地GaN層803が形成され、さらに下地GaN層803上には、酸化層804が形成されている。酸化層804の上部に、MOCVDによって再成長したアンドープのGaN層805が形成されている。GaN層805の上には、アンドープGaN層806、n型GaNチャンネル層807が形成され、アンドープGaN層806およびn型GaNチャンネル層807の側方にはアンドープGaN層806およびn型GaNチャンネル層807を熱酸化して得られる絶縁層808が形成されている。さらにn型GaNチャンネル層807の上にはソース電極809、ゲート電極810、ドレイン電極811が形成されている。なお、ここで絶縁層808は、素子分離の役割も果たす。

【0062】

なお上記変形例3において、n型GaNチャンネル層807の上には、層間絶縁膜を介してゲート電極810を形成してもよい。この場合、層間絶縁膜として例えばGaN層を酸化させて得られた絶縁膜(すなわちゲート酸化膜)、好ましくはGaN層に対し水蒸気酸化を施して得られた絶縁膜を用いてもよい。

【0063】

なお、上記電界効果トランジスタとして、アンドープGaN層806、n型G

a Nチャンネル層107の代わりにそれぞれn型GaNチャンネル層、n型AlGaN障壁層を形成した電界効果トランジスタすなわちヘテロ電界効果トランジスタ（Hetero Field Effect Transistor、HFET）装置においても上記と同様の効果が得られる。

【0064】

また、上記電界効果トランジスタの代わりに窒化物半導体よりなるバイポーラトランジスタまたはヘテロ接合バイポーラトランジスタであっても上記と同様の効果が得られる。

【0065】

（第2の実施形態）

次に、本発明に係る第2の実施形態における窒化物半導体レーザ装置の断面図を図9に示す。

【0066】

図9において、GaN基板901上に酸化層（図示せず）が形成され、酸化層の上にSiをドープしたn型GaNクラッド層106、AlGaN、GaNおよびInGaNの多層膜からなる活性層107、Mgをドープしたp型GaNクラッド層108、幅1～2μmのp型GaNコンタクト層110、厚さ300nmのSiO₂膜からなる絶縁膜109が形成されている。n型GaNクラッド層106の上にはオーム性を有するn型電極113が形成されており、p型GaNクラッド層108の上にはオーム性を有するp型電極111およびp型パッド112が形成されており半導体レーザ構造を成している。

【0067】

この構成によれば、表面の凹凸はGaN基板901を用いるほうがサファイア基板101を用いる場合よりも平坦なものになり、その上に形成されるデバイスの特性をさらに向上させることができる。

【0068】

ここで、酸化層について図10を用いて説明する。図10（a）（b）は、GaN層を酸化した後の断面を示した図である。図10（a）は、サファイア基板101上にGaNバッファ層1002を成長し、その後その上にGaN層100

3を成長した基板の断面図を示している。このときGaN層1003の結晶欠陥密度は、 $1 \times 10^9 \text{ cm}^{-2}$ より大きい。GaN層1003の表面にGaN層1003の酸化によって形成されたGaN₂O₃よりなる酸化層1004が形成されている。GaN₂O₃よりなる酸化層1004は、GaN層1003の結晶欠陥が表面に達した部分で厚くなり、盛り上がるため表面に結晶欠陥と同程度の凹凸が形成される。図10（b）はGaN基板を酸化したもの断面を示す図である。GaN基板901の基板表面における結晶欠陥密度は、 $1 \times 10^7 \text{ cm}^{-2}$ 程度で低い。すなわち結晶欠陥密度が低減されることで酸化層の厚く盛り上がった部分の面積を低減することができ、そのためさらに平坦な酸化層が得られる。このため、表面の凹凸はGaN基板901を用いるほうがサファイア基板101を用いる場合よりも平坦なものになり、その上に形成されるデバイスの特性を向上させることができる。

【0069】

なお、図10（a）（b）に示す酸化層の形成は、酸素雰囲気で行うこともできるが、実施形態1で説明した水蒸気酸化で行うのがより好ましい。

【0070】

なお、上記実施形態2において、GaN基板を例に説明したが、GaN基板に限らず、表面における欠陥密度を少なくしたものであって窒化物半導体層が成長可能な基板であれば同様の効果が得られる。そのような基板の一例として、例えばサファイア基板の上に上記実施形態1に示す方法で形成したGaN層、AlGaN層またはInGaN層を結晶成長させた基板がある。

【0071】

次に、上記実施形態2の変形例について、以下に説明する。

【0072】

（変形例4）

変形例4における半導体装置は、図11に示すような、電界効果トランジスタ（FET）である。このFETにおいても活性領域を低欠陥の基板上に形成することにより、低リード電流、高電界動作が可能となる。

【0073】

この図11に示すH F E Tは、GaN基板901上に水蒸気酸化による酸化層（図示せず）が形成され、酸化層の上部に、M O C V Dによって再成長したアンドープのGaN層（図示せず）が形成されている。GaN層の上には、アンドープGaN層806、n型GaNチャンネル層807が形成され、アンドープGaN層806およびn型GaNチャンネル層807の側方にはアンドープGaN層806およびn型GaNチャンネル層807を熱酸化して得られる絶縁層808が形成されている。さらにn型GaNチャンネル層807の上にはソース電極809、層間絶縁膜812を介してゲート電極811、ドレイン電極810が形成されている。なお、ここで絶縁層808は、素子分離の役割も果たす。また、層間絶縁膜812として例えばGaN層を酸化させて得られた絶縁膜すなわちゲート酸化膜を用いることができる。

【0074】

なお、上記電界効果トランジスタとして、アンドープGaN層806、n型GaNチャンネル層807の代わりにそれぞれn型GaNチャンネル層、n型AlGaN障壁層を形成した電界効果トランジスタすなわちヘテロ電界効果トランジスタ（Hetero Field Effect Transistor、H F E T）装置においても上記と同様の効果が得られる。

【0075】

また、上記電界効果トランジスタの代わりに窒化物半導体よりなるバイポーラトランジスタまたはヘテロ接合バイポーラトランジスタであっても上記と同様の効果が得られる。

【0076】

（変形例5）

変形例5における半導体装置は、図13に示されるが、それは金属酸化膜（M O S）トランジスタの断面を示す図である。

【0077】

GaN基板1301上には、無添加GaN層1304が形成されている。無添加GaN層1304上には、Siをドープしたn⁺型GaN層1305が形成されており、n型GaN層1305の上には、オーミック性の特性を示す金属から

なるソース電極1309およびドレイン電極1306が形成されている。ソース電極およびドレイン電極の間は、n⁺型GaN層1305あるいは無添加GaN層1304を酸化してなるゲート酸化膜1307が形成されている。ゲート酸化膜1307の上には、ショットキー性の特性を示すゲート電極1308が形成されている。MOSトランジスタの周囲は、n型GaN層あるいは無添加GaN層を酸化して形成されたGaN₂O₃酸化層1303が素子分離層として形成されている。n⁺型GaN層1305および無添加GaN層1304の結晶欠陥密度は、GaN基板1301の結晶欠陥密度を反映するため、GaN基板1301の結晶欠陥密度と同程度であり、例えば、1×10⁷ cm⁻²程度である。このため、n⁺型GaN層1305および無添加GaN層1304を酸化してなる酸化層は、平坦に形成することができる。結果として、例えば酸化膜上に形成する微細な電極パターンを断線することなく形成でき、安定性にすぐれたMOSトランジスタを実現できる。

【0078】

【発明の効果】

以上に説明したように、本発明の半導体装置によれば、窒化物半導体層に対し、水蒸気酸化によって得られる酸化膜を用い、さらにその上に窒化物半導体よりなる半導体装置を形成することで、水蒸気酸化によって得られる酸化膜の均一性、平坦性が良好であるので、その上に形成される窒化物半導体装置の特性を向上させることができる。

【0079】

本発明の半導体装置の製造方法によれば、水蒸気酸化によって得られる酸化膜が均一に形成されるので、低欠陥領域とちょうど一致するように合わせる必要がなく容易に半導体装置を形成することができる。

【図面の簡単な説明】

【図1】

本発明に係る第1の実施形態における窒化物半導体装置の構造断面図

【図2】

本発明に係る第1の実施形態における窒化物半導体装置の製造方法を示す断面

図

【図 3】

本発明の窒化物半導体装置の製造に関し、水蒸気酸化を行う装置の断面図

【図 4】

GaN層に対し、酸素雰囲気および水蒸気雰囲気で酸化を行った際の、断面SEM像による比較検討を行った図

【図 5】

酸素あるいは水蒸気を用いて900℃で酸化を行った場合の酸化膜の厚さと表面ラフネスとの関係を示す図

【図 6】

本発明の第1の実施形態の変形例1に係る窒化物半導体装置の断面図

【図 7】

本発明の第1の実施形態の変形例2に係る窒化物半導体装置の断面図

【図 8】

本発明の第1の実施形態の変形例3に係る窒化物半導体装置の断面図

【図 9】

本発明に係る第2の実施形態における窒化物半導体装置の構造断面図

【図 10】

サファイア基板およびGaN基板の上に形成したGaN層に関し酸化を施して酸化膜を形成した場合の、サファイア基板およびGaN基板の違いを表す断面図

【図 11】

本発明に係る第2の実施形態の変形例4に係る窒化物半導体装置の構造断面図

【図 12】

従来の窒化物半導体装置の断面図

【図 13】

本発明に係る第2の実施形態の変形例5に係る窒化物半導体装置の構造断面図

【符号の説明】

101 サファイア基板

102、802 GaNバッファ層

- 103、803 下地GaN層
104、604、804 酸化層
105、602、603、605、805 GaN層
106 n型GaNクラッド層
107 活性層
108 p型GaNクラッド層
109、709 絶縁膜
110 p型GaNコンタクト層
111 p型電極
112 p型パッド
113 n型電極
301 フラスコ
302 ヒータ
303 窒素ライン
304 酸化炉
806 アンドープGaN層
807 n型GaNチャンネル層
808 絶縁層
809 ソース電極
810 ゲート電極
811 ドレイン電極
812 層間絶縁膜
901、1301 GaN基板
1303 Ga₂O₃酸化層
1304 無添加GaN層
1305 n⁺型GaN層
1306 ドレイン電極
1307 ゲート酸化膜
1308 ゲート電極

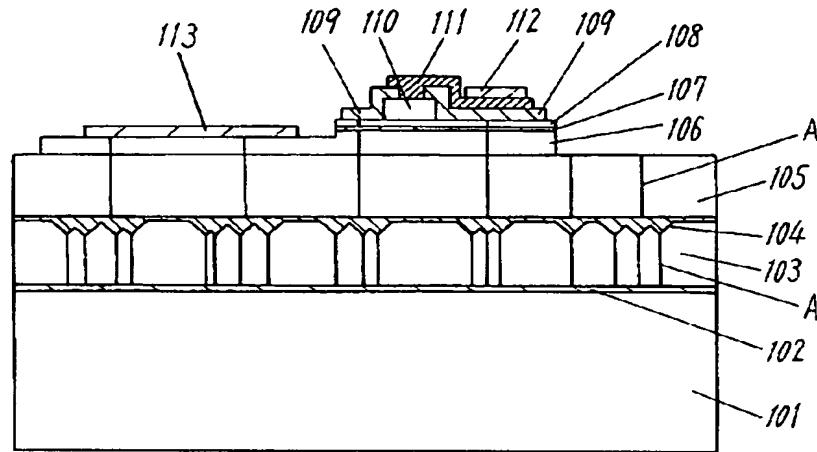
1309 ソース電極

出証特2004-3015738

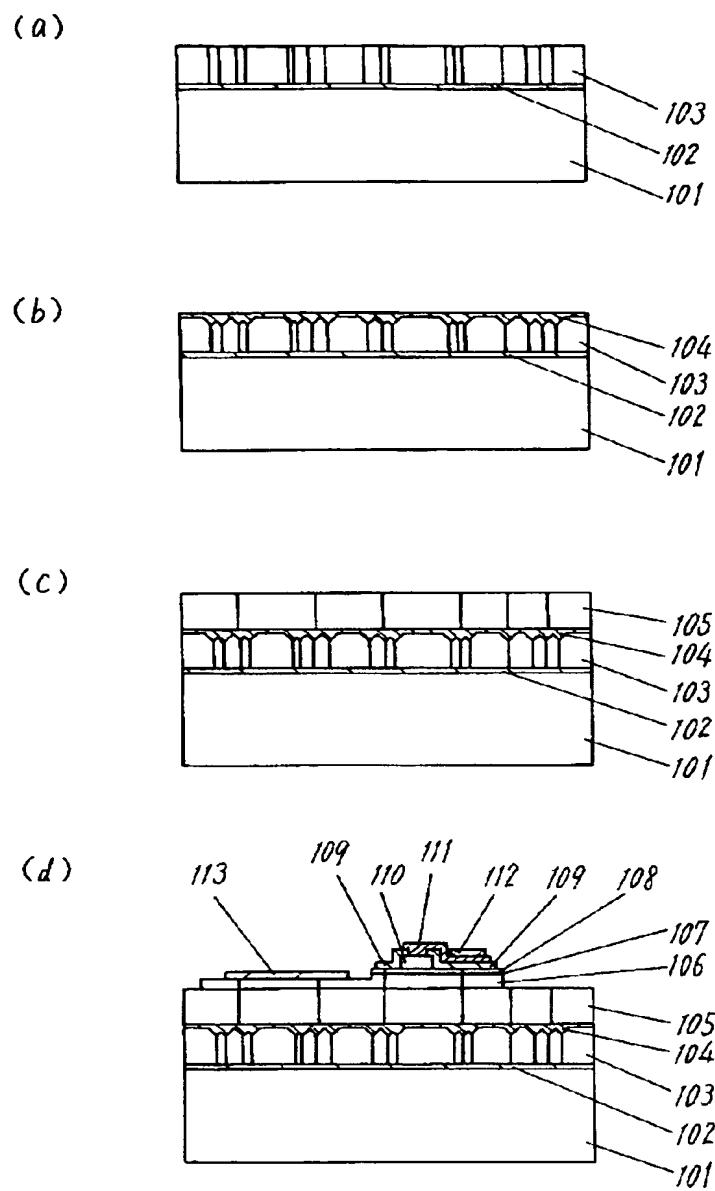
【書類名】

図面

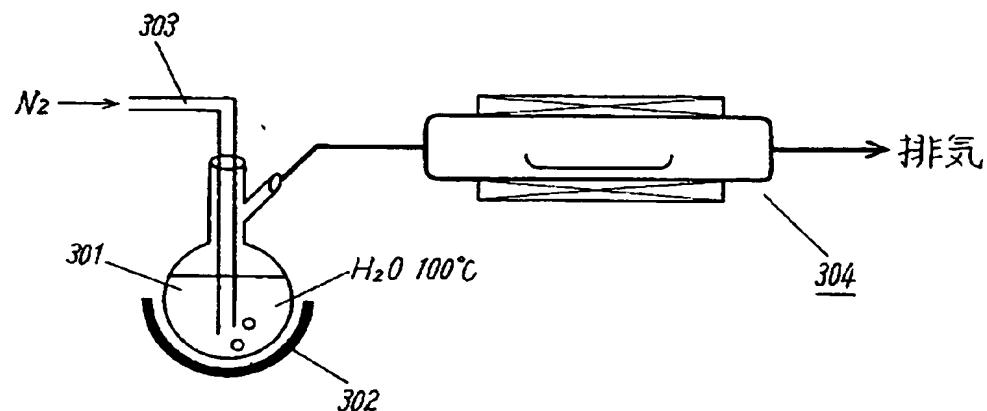
【図1】



【図2】

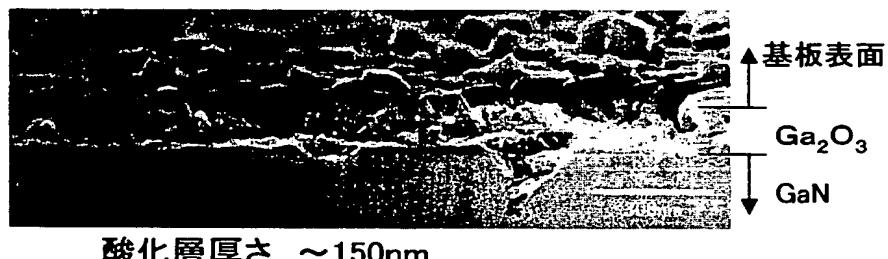


【図3】



【図4】

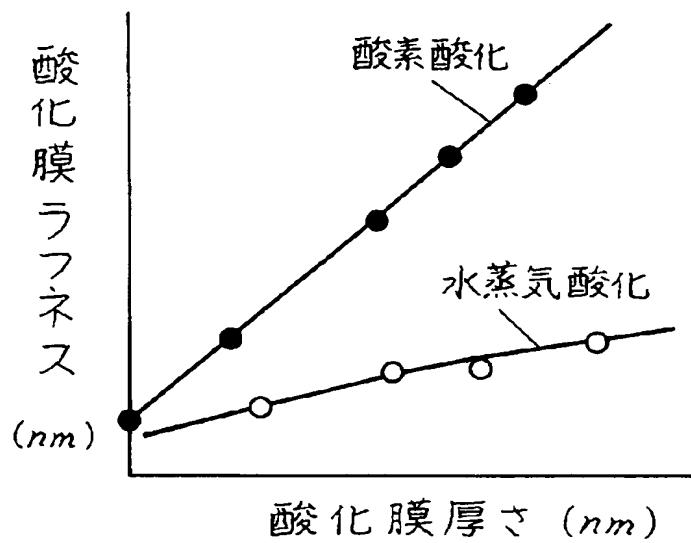
(a) 酸素による熱酸化後の断面SEM像



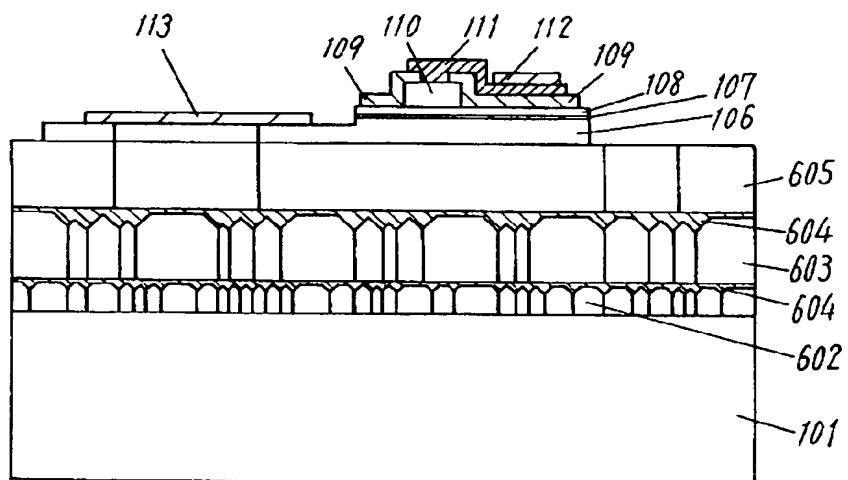
(b) 水蒸気による熱酸化の断面SEM像



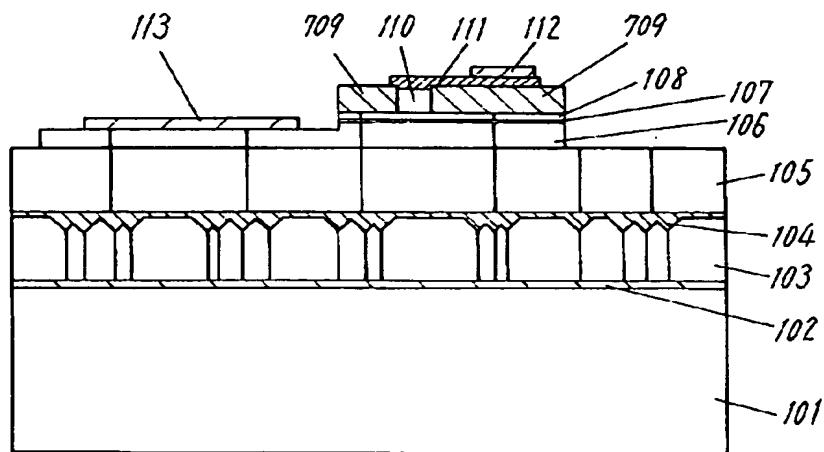
【図5】



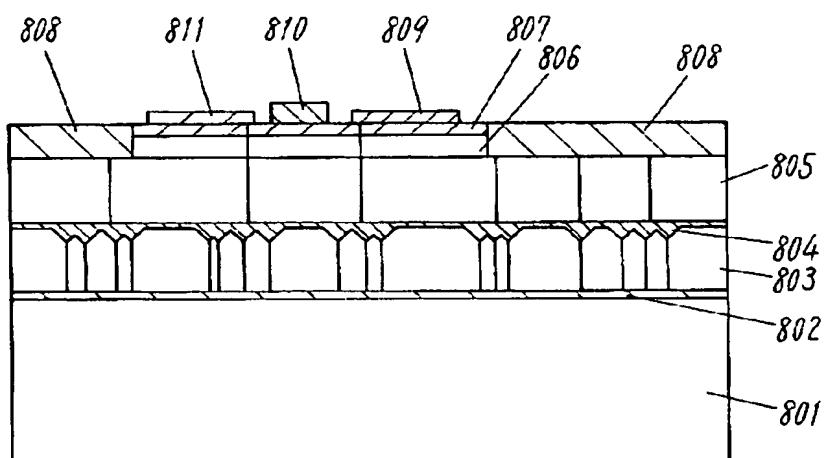
【図6】



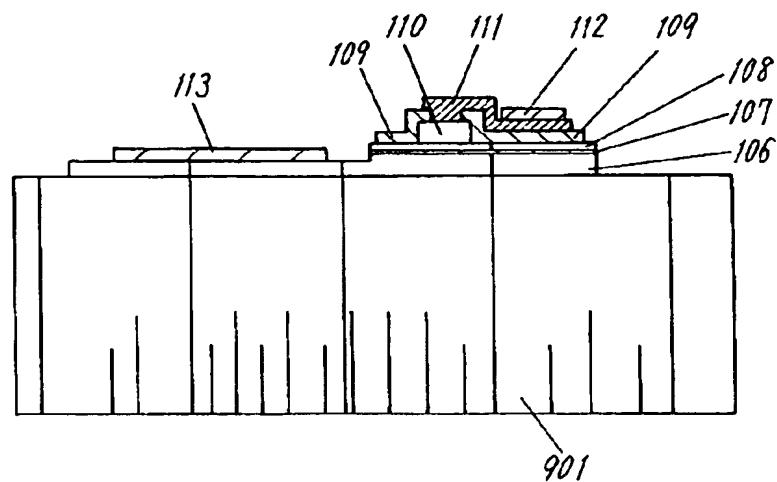
【図 7】



【図 8】



【図9】

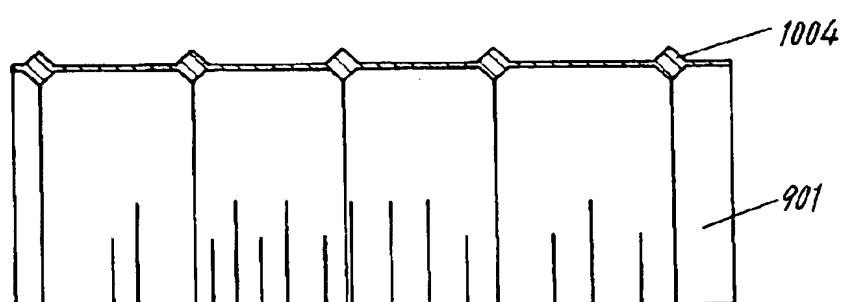


【図10】

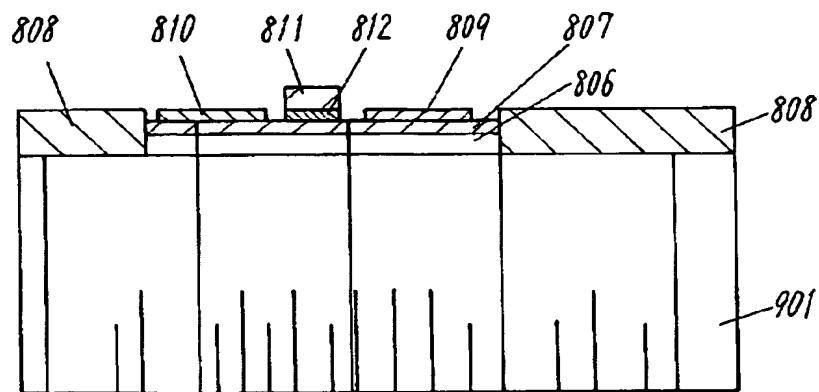
(a)



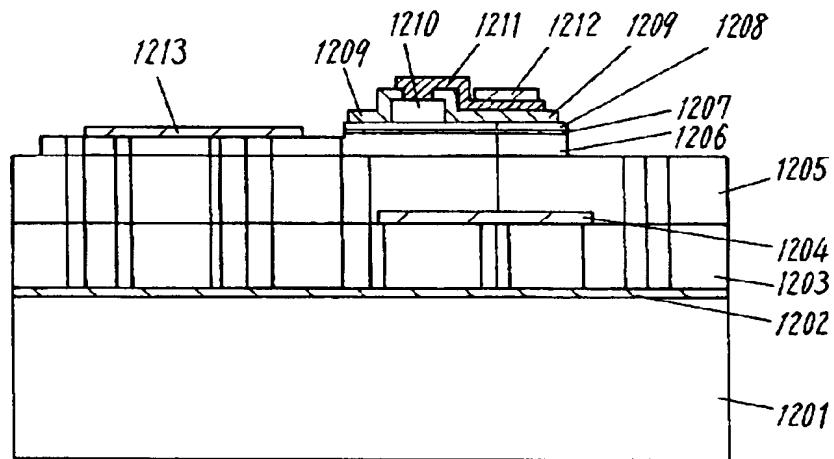
(b)



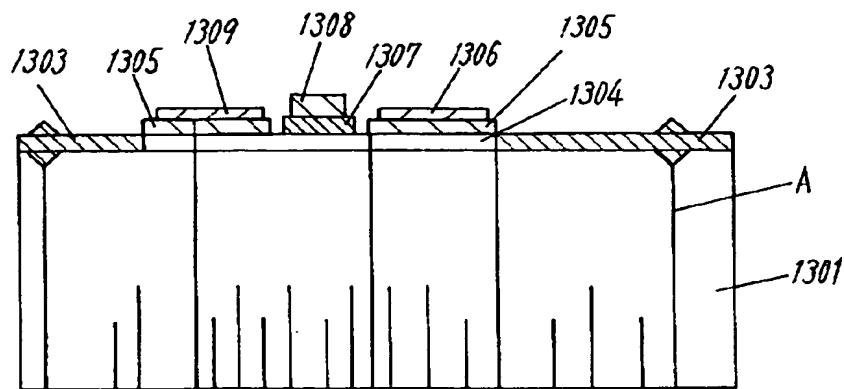
【図11】



【図12】



【図13】



【書類名】 要約書

【要約】

【課題】 窒化物半導体装置について、結晶再成長時における再現性および歩留まりを向上させる。

【解決手段】 サファイア基板101上に、GaNバッファ層102、下地GaN層103、酸化層104、再成長したGaN層105が形成されている。ここで、GaN層105の上に、n型GaNクラッド層106、活性層107、p型GaNクラッド層108、p型GaNコンタクト層110、絶縁膜109が形成されている。n型GaNクラッド層106の上にはオーム性を有するn型電極113が形成されており、p型GaNクラッド層108の上にはオーム性を有するp型電極111およびp型パッド112が形成されており半導体レーザ構造を成している。

【選択図】 図1

特願 2003-082422

出願人履歴情報

識別番号 [000005821]

1. 変更年月日 1990年 8月28日

[変更理由] 新規登録

住所 大阪府門真市大字門真1006番地
氏名 松下電器産業株式会社